

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 2002111712 A

(43) Date of publication of application: 12.04.02

(51) Int. Cl

H04L 12/56

(21) Application number: 2000295688

(71) Applicant: NEC CORP

(22) Date of filing: 28.09.00

(72) Inventor: KOBAYASHI HIROSHI

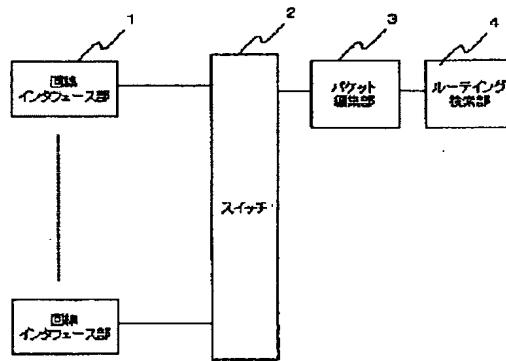
(54) LOAD LEVELING SYSTEM IN HARDWARE ROUTING

information to be edited to the packet editing unit 3.

(57) Abstract:

PROBLEM TO BE SOLVED: To eliminate such a bottleneck that only one routing process mechanism is provided in the structure of the technical field of the above title and improve the performance of the system by centralizing the processes and realizing high speed processing in the packet editing.

SOLUTION: The load leveling system comprises a line interface control unit 1 for controlling corresponding layers 1, 2 of each protocol such as the Ethernet (R) and ATM or the like, a switch 2 for connecting the interface control unit 1, a packet editing unit 3 and a load leveling unit 5, a plurality of packet editing units 3 for receiving a packet from each line interface and transferring the packets to the relevant line by conducting the packet editing depending on the protocol of the transfer line depending on the result of process of a routing search unit 4, and the routing search unit 4 for judging the line which is connected to each packet editing unit 3 to transfer a packet header information therefrom and transfer a class or the like of the packet



(19)日本国特許庁 (JP)	(12)公開特許公報 (A)	(11)特許出願公開番号 特開2002-111712 (P2002-111712A)
(43)公開日 平成14年4月12日(2002.4.12)		
(51)Int.Cl. H04L 12/56	発明記号 F 1 H 04 L 11/20	請求項(参考) F 1 H 04 L 11/20 1 0 2 A 5 K 0 3 0

(21)出願番号 特願2000-295698 (P2000-295698)	(22)出願日 平成12年9月28日(2000.9.28)	(71)出願人 00004237 日本電気株式会社 東京都港区芝五丁目7番1号
		(72)発明者 小林 勲 東京都港区芝五丁目7番1号日本電気株式会社内
		(74)代理人 100076325 弁理士 鹿谷 雄太郎 Fターム(参考) E09/03 H04/14 J05 L05 L03

(54)【発明の名称】 ハードウェアルーティングの負荷分散方式

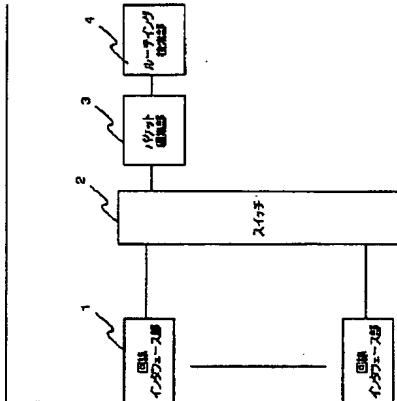
(55)【要約】

【課題】 従来におけるこの種の技術の構成はルーティング処理構成は1個であるために、処理が集中し、かつパケット処理で高遅延処理が実現できなければそこがボトルネックとなり、性能が上がらない。

【解決手段】 イーサネット(接続部)、ATM等各種プロトコルのレイヤ1、2相当を制御する回線インターフェース制御部1と、インターフェース制御部1とパケット処理部3及び負荷分散制御部5とを接続するスイッチ2と、各回線インターフェースからのパケットを受信し、ルーティング処理部4の処理結果により転送する回線のプロトコルに従ったパケット編集を実施し該当の回線にパケットを転送する複数のパケット編集部3と、各パケット編集部3に接続されるそれからのパケットヘッダ情報を転送する回線を判定し、編集すべきパケット情報を転送する回線部4とを接続する。

【従来の技術】 図2はハードウェアルーティング処理を行う従来における装置の構成例を示すプロック図である。

【0003】 しかるに、図2に示されたような構成ではルーティング処理機構は1個であるために、処理が集中し、かつパケット処理回路と接続するクロスポイント4と



ば、ここがボトルネックとなり、性能が上がらないという問題がある。

【課題】 V-LAN間転送、マルチプロトコル転送を行う通信装置で、特にネット間のルーティング処理、パケットヘッダ編集をハードウェアで実現する通信装置において、パケット編集処理及びルーティング処理を実行する複数組のパケット編集、ルーティング処理手段とを備し、パケット転送性能を向上させる特徴とするハードウェアルーティングの負荷分散方式。

【解決手段】 前記パケット編集、ルーティング処理手段は、イーサネット、ATM等各種プロトコルのレイヤ1、2相当を制御する回線インターフェース制御回路と、ルーティング処理回路とを備する回線インターフェースを接続する回線を構成する。そして、他のルータへ直接接続されている経路が複数存在するルータに対してルーティングを行う必要があるパケットが入ってきた場合には、ルータが該当のルータへ直接接続する回線を抽出し読み込み、該ルータが複数接続する回線をキーとしてハッシュ計算等を行って、その計算結果であるハッシュ値に対応するインターフェースにパケットを出力する。従って、抽出したヘッダ情報を同一であるパケットの出力インターフェースは常に同一となるために、パケットの順序逆転が起こることがない。また、上記ハッシュ計算式として、流れている位置の多いパケットに帶域の広い経路が割り当てられるよう閾値を用いて負荷集中を回避することが可能となる。

【0006】 【発明が解決しようとする課題】 しかしながら、上記公報に示されているマルチリンク型ルーティング方法は、構造が複雑化されるばかりか、高度な処理技術を必要とするという欠点があった。

【0007】 本発明は従来の上記実施例に鑑みてなされたものであり、従つて本発明の目的は、従来の技術に内在する上記欠点を解消することを可能とした新規なハードウェアルーティングの負荷分散方式を提供することにある。

【0008】 【課題を解決するための手段】 上記目的を達成するためには、構造が複雑化されるばかりか、高度な処理技術を必要とするという欠点があつた。

【0009】 前記パケット編集、ルーティング処理手段は、イーサネット、ATM等各種プロトコルのレイヤ1、2相当を制御する回線インターフェース制御回路と、該インターフェースに接続する回線を構成する。そして、負荷を均等に分散する負荷分散制御手段とを備えて構成され、パケット転送性能を向上させることを特徴としている。

